

IAP20 RECEIVED 27 DEC 2005

明 細 書

発振器装置および送受信装置

技術分野

- [0001] 本発明は、例えばマイクロ波、ミリ波等の高周波の電磁波を発振する発振器装置および該発振器装置を用いた通信機装置、レーダ装置等の送受信装置に関する。

背景技術

- [0002] 一般に、通信機装置等に用いられる高周波の発振器装置として、誘電体材料からなる基板上に所定の発振周波数の信号を発振する発振回路部と前記発振周波数を設定するTM010モード共振器等からなる誘電体共振器部とを設ける構成としたものが知られている(例えば、特許文献1参照)。
- [0003] 特許文献1:特開平11-330818号公報
- [0004] このような第1の従来技術による発振器装置では、発振回路部と誘電体共振器部とを同一の誘電体基板に並設して設けると共に、これらの間をリボンやワイヤを用いて接続していた。これにより、第1の従来技術では、発振回路部と誘電体共振器部との電磁界を直接的に結合させることができ、これらを容易に強く結合させることができた。
- [0005] また、第2の従来技術として、基板に発振回路部を形成すると共に、他の基板にTE010モード共振器を形成し、前記発振回路部の基板にTE010モード共振器を接着する構成としたものが知られている(例えば、非特許文献1参照)。そして、他の従来技術では、TE010モード共振器が高いQ(Quality factor)特性を有するから、ノイズ特性に優れた発振器を構成することができた。
- [0006] 非特許文献1:K.SAKAMOTO et al, "A Millimeter Wave DR-VCO on Planar Type Dielectric Resonator with Small Size and Low Phase Noise", IEICE Trans. Electron., IEICE, Japan, January 1999, Vol.E82-C, No.1, pp.119-125
- [0007] ところで、上述した第1の従来技術による発振器装置では、誘電体共振器部の誘電体基板に発振回路部を設けるのに加え、発振周波数を制御するための周波数制御回路や終端抵抗等を設ける構成としていた。このとき、誘電体共振器部に用いる誘

電体基板は高い誘電率を有するために高価になり易いのに対し、この誘電体基板の面積が大きくなるから、発振器装置全体の製造コストが高くなるという問題があった。

[0008] また、誘電体共振器部と発振回路部とを並設して設けると共に、これらの間をリボンやワイヤを用いて接続していたから、高周波帯(特に、ミリ波帯)では発振器装置の特性ばらつきが大きくなる傾向があった。

[0009] 一方、第2の従来技術では、TE010モード共振器を用いているから、共振器の電極面と平行な方向に対しては磁界の閉じ込め性が高く、発振回路部側の外部線路との結合が取り難い傾向がある。このため、強い結合を必要とする高出力、広帯域変調に用いる発振器装置には不向きであった。

[0010] また、TE010モード共振器はその電極面の上下両側(表面側、裏面側)にキャビティを設ける必要があるから、発振器装置全体の構造が複雑化し、製造コストが高くなるという問題もある。

[0011] さらに、TE010モード共振器は電極面に対して垂直な方向に磁界が広がっているから、キャビティを形成する蓋および底導体と共振器の電極面との距離をある程度以上空ける必要があり、発振器装置の低背化が難しい傾向があった。

発明の開示

[0012] 本発明は上述した従来技術の問題に鑑みなされたもので、本発明の目的は製造コストを低減できる高出力で広帯域変調に使用可能な発振器装置および送受信装置を提供することにある。

[0013] 上述した課題を解決するために、本発明は、発振回路基板と、該発振回路基板に設けられ所定の発振周波数の信号を発振する発振回路部と、前記発振周波数を設定する誘電体共振器部とからなる発振器装置において、前記誘電体共振器部は、前記発振回路基板の表面に積み重ねて設けられた誘電体基板と、該誘電体基板の両面に設けられた電極からなり少なくとも一方の電極が円形状をなすTM010モード共振器と、前記誘電体基板に設けられ前記発振回路部に接続され該TM010モード共振器と結合する励振電極とによって構成したことを特徴としている。

[0014] このように構成したことにより、発振回路部に接続された励振電極を通じてTM010モード共振器を励振することができ、TM010モード共振器を用いて発振回路部の

発振周波数を設定することができる。また、TM010モード共振器と励振電極とはいずれも誘電体基板に設けたから、例えば励振電極を発振回路基板に設けた場合に比べて、共振器と励振電極との間の結合量のばらつきを少なくすることができ、発振器装置毎の特性をほぼ一定に維持することができる。さらに、誘電体共振器部は、TM010モード共振器と励振電極とによって構成されるため、誘電体基板から周波数制御回路や終端抵抗を省くことができ、誘電体基板を小型化することができる。従って、特性ばらつきの低減によって発振器装置の量産性を高めることができると共に、小型の誘電体基板を用いることによって製造コストを低減することができる。また、TM010モード共振器を用いるから、TE010モード共振器を用いた場合に比べて、高出力で広帯域変調を行うことができる。

[0015] また、本発明では、前記発振回路部は、前記発振回路基板の裏面にグランド電極が設けられた伝送線路を有し、前記TM010モード共振器の2つの電極のうち誘電体基板の裏面に設けられた電極は前記発振回路基板の表面に設けられたランドに接続され、該ランドは前記発振回路基板を貫通して設けられたスルーホールを通じて前記伝送線路のグランド電極に接続される構成とするのが好ましい。

[0016] これにより、TM010モード共振器の2つの電極のうち誘電体基板の裏面に設けられた電極はランド、スルーホールを通じて伝送線路のグランド電極に接続することができる。このため、TM010モード共振器の発振回路基板側（誘電体基板の裏面側）にはキャビティ空間が不要になる。また、TM010モード共振器の上面（表面）に設けた電極とキャビティとの間には上下方向（誘電体基板の厚さ方向）の電界が励起されるため、キャビティの高さ寸法に対する周波数感度が低い。このため、誘電体基板の表面側も、カバーの有無に対する共振周波数の感度が低いから、導電性のカバーを用いてキャビティを形成する必要がない。この結果、共振器装置全体の高さ寸法を小さくできると共に、共振器装置の構造を簡略化することができ、量産性の向上や製造コストの低減を図ることができる。

[0017] この場合、本発明では、前記TM010モード共振器の2つの電極のうち誘電体基板の裏面に設けられた電極と前記ランドとはバンプを用いて接続する構成としてもよい。

- [0018] これにより、TM010モード共振器の裏面側の電極とランドとの間をリボン、ワイヤ、導電ペースト等を用いて接続した場合に比べて、位置精度のよい接着が可能となるから、共振周波数等の特性をほぼ一定値に保持することができる。このため、誘電体共振器チップの実装に伴う発振器装置の特性ばらつきを抑制、低減でき、共振器装置の量産性を高めることができる。
- [0019] また、本発明では、発振回路部は、前記発振回路基板の表面にグランド電極が設けられた伝送線路を有し、前記TM010モード共振器の2つの電極のうち誘電体基板の裏面に設けられた電極は前記発振回路基板の表面に設けられた前記伝送線路のグランド電極に接続される構成としてもよい。
- [0020] これにより、TM010モード共振器の2つの電極のうち誘電体基板の裏面に設けられた電極を伝送線路のグランド電極に接続することができるから、TM010モード共振器の発振回路基板側(誘電体基板の裏面側)にはキャビティ空間を設ける必要がなくなる。また、誘電体基板の表面側も、カバーの有無に対する共振周波数の感度が低いから、導電性のカバーを用いてキャビティを形成する必要がない。この結果、共振器装置全体の高さ寸法を小さくできると共に、共振器装置の構造を簡略化することができ、量産性の向上や製造コストの低減を図ることができる。
- [0021] また、本発明では、前記発振回路基板には前記発振周波数を制御するための周波数制御回路部を設け、前記誘電体基板には前記TM010モード共振器と結合する他の励振電極を設け、該他の励振電極は前記周波数制御回路部に接続する構成としてもよい。
- [0022] これにより、本発明のようにTM010モード共振器を用いて反作用型の共振回路を構成した場合には、従来技術のようにTE010モード共振器を用いた場合に比べて無負荷 Q (Q_0)の劣化を小さくすることができる。このため、共振器による損失が小さいから、高い発振出力が期待できる。また、共振器の無負荷 Q を大きく劣化させずに共振器と周波数制御回路部との間で強い結合をとることができるから、周波数制御回路部を用いて広帯域な変調が可能な電圧制御発振器を構成することができる。
- [0023] また、本発明による発振器装置を用いてレーダ装置、通信装置等の送受信装置を構成してもよい。これにより、送受信装置を広帯域に亘って使用できると共に、その製

造コストを低減することができる。

図面の簡単な説明

- [0024] [図1]図1は第1の実施の形態による発振器装置を示す平面図である。
- [図2]図2は図1中の発振器装置を示す電気回路図である。
- [図3]図3は図1中の誘電体共振器チップ等を拡大して示す斜視図である。
- [図4]図4は図1中の誘電体共振器チップ等を拡大して示す分解斜視図である。
- [図5]図5は図1中の誘電体共振器チップ等を拡大して示す分解平面図である。
- [図6]図6は図1中の誘電体共振器チップを単体で示す拡大平面図である。
- [図7]図7は図1中の誘電体共振器チップを単体で示す拡大底面図である。
- [図8]図8は誘電体共振器チップ等の計算モデルを示す分解斜視図である。
- [図9]図9は図8中の矢示IX-IX方向からみた誘電体共振器チップ等の計算モデルを示す断面図である。
- [図10]図10は図9中の誘電体共振器チップ等のギャップと共振周波数、電気エネルギー集中度との関係を示す特性線図である。
- [図11]図11は図1中の誘電体共振器チップによる周波数と反射損失との関係を示す特性線図である。
- [図12]図12は図11中の37.5GHzから38.5GHzまでの間を拡大して示す特性線図である。
- [図13]図13は第1の変形例による誘電体共振器チップを示す拡大平面図である。
- [図14]図14は図13中の誘電体共振器チップを示す拡大底面図である。
- [図15]図15は第2の変形例による誘電体共振器チップを示す拡大平面図である。
- [図16]図16は図15中の誘電体共振器チップを示す拡大底面図である。
- [図17]図17は第2の実施の形態による通信機装置を示すブロック図である。

符号の説明

- [0025] 1 発振回路基板
 2 発振回路部
 3 FET
 4 グランド電極

- 5, 16 マイクロストリップ線路(伝送線路)
- 15 周波数制御回路部
- 17 可変容量ダイオード
- 19 ランド
- 20 スルーホール
- 21 誘電体共振器チップ(誘電体共振器部)
- 22 誘電体基板
- 23, 31 TM010モード共振器
- 23A, 23B, 23A' , 23B' , 31A, 31B 共振器電極(電極)
- 24, 25, 24' , 25' , 33 励振電極
- 26 バンプ
- 41 通信機装置(送受信装置)
- 56 発振器装置

発明を実施するための最良の形態

- [0026] 以下、本発明の実施の形態による発振器装置および通信装置を、添付図面を参照しつつ詳細に説明する。
- [0027] まず、図1ないし図7は第1の実施の形態による発振器装置等を示し、図において、1は誘電体材料からなる発振回路基板で、該発振回路基板1は、例えば後述の誘電体基板22に比べて低い誘電率をもったセラミックス材料、樹脂材料等を用いて形成され、略四角形の平板状をなしている。
- [0028] 2は発振回路基板1の表面に設けられた発振回路部で、該発振回路部2は、後述のFET3、マイクロストリップ線路5、バイアス回路6等によって構成されている。そして、発振回路部2は、電源端子1Aを通じて電源電圧が供給され、後述の誘電体共振器チップ21によって設定された所定の発振周波数の信号を発振すると共に、この信号を出力端子1Bを通じて出力している。
- [0029] 3は発振回路基板1の表面に設けられた増幅素子としての電界効果トランジスタ(以下、FET3という)で、該FET3のゲート端子Gは、発振回路基板1の裏面にほぼ全面に亘ってグランド電極4が設けられた伝送線路としてのマイクロストリップ線路5の基端

側に接続されている。また、FET3のソース端子Sは、ソース側のバイアス回路6に接続されると共に、マイクロストリップ線路からなる誘導性スタブ7に接続され、該誘導性スタブ7は帰還周波数を制御するインダクタとして機能している。

- [0030] 一方、FET3のドレイン端子Dは、フィルタ回路8とバイアス抵抗9とを介して電源端子1Aに接続されると共に、直流成分を遮断するためのカップドライン10を介して出力端子1Bに接続されている。そして、フィルタ回路8は、ドレイン端子Dとバイアス抵抗9との間に接続されたチョークコイルをなす誘導性スタブ11と該誘導性スタブ11とバイアス抵抗9との接続点に一端側が接続されたコンデンサ12とによって構成され、コンデンサ12の他端側はグランド端子4Aに接続されている。また、電源端子1Aとグランド端子4Aとの間にはサージ除去用のコンデンサ13が接続されている。
- [0031] さらに、マイクロストリップ線路5は、その先端側がチップ抵抗からなる終端抵抗14を介してグランド端子4Aに接続されると共に、長さ方向途中位置には後述の誘電体共振器チップ21に向けて略T字状に分岐し、分岐した線路の先端側が後述の励振電極24に接続される接続部5Aとなっている。そして、各グランド端子4Aは、例えばスルーホールを通じてグランド電極4に接続されている。
- [0032] 15は発振回路基板1の表面に設けられた周波数制御回路部で、該周波数制御回路部15は、後述の誘電体共振器チップ21を挟んで発振回路部2の反対側に配置されている。また、周波数制御回路部15は、一端側が誘電体共振器チップ21に接続されたマイクロストリップ線路16と、該マイクロストリップ線路16の他端側に接続された変調素子としての可変容量ダイオード17(バラクタダイオード)とによって大略構成されている。
- [0033] ここで、可変容量ダイオード17は、そのカソード端子がマイクロストリップ線路16に接続されると共に、アノード端子がグランド端子4Aに接続されている。また、可変容量ダイオード17のカソード端子はチョークコイルをなす誘導性スタブ18を介して制御入力端子1Cが接続されている。また、マイクロストリップ線路16の先端側は後述の励振電極25に接続される接続部16Aとなっている。
- [0034] そして、周波数制御回路部15は、制御入力端子1Cに印加される制御電圧に応じて可変容量ダイオード17の静電容量を変化させて、発振周波数(共振周波数)を制

御している。

- [0035] 19は発振回路部2と周波数制御回路部15との間に位置して発振回路基板1の表面に設けられたランドで、該ランド19は例えば金属材料等の導電性薄膜によって形成されている。また、ランド19は、後述するTM010モード共振器23の共振器電極23Bよりも小径な円形状をなすと共に、その中央部位には発振回路基板1を貫通して内壁面に金属メッキが施されたスルーホール20が設けられている。そして、ランド19は、該スルーホール20を通じて発振回路基板1の裏面に設けられたグランド電極4に接続されている。
- [0036] 21は発振回路部2と周波数制御回路部15との間に設けられた誘電体共振器部としての誘電体共振器チップで、該誘電体共振器チップ21は、後述する誘電体基板22、TM010モード共振器23および励振電極24、25によって構成され、発振器装置の発振周波数を設定している。
- [0037] 22は誘電体共振器チップ21の本体をなす誘電体基板で、該誘電体基板22は、例えば発振回路基板1に比べて高い誘電率をもったセラミックス材料等を用いて形成され、発振回路基板1よりも厚い略四角形の平板状(チップ状)をなしている。そして、誘電体基板22は、発振回路部2と周波数制御回路部15との間に位置して発振回路基板1の表面側に積み重ねて取付けられている。
- [0038] 23は誘電体共振器チップ21の中央部に設けられたTM010モード共振器で、該TM010モード共振器23は、誘電体基板22の中央に位置して表面と裏面とにそれぞれ設けられた共振器電極23A、23Bによって構成されている。ここで、共振器電極23A、23Bは、金属材料等の導電性薄膜を用いて形成され、略円形状をなして互いに対向した位置に配置されると共に、その直径寸法が共振周波数に応じた値に設定されている。
- [0039] そして、共振器電極23A、23Bのうち誘電体基板22の裏面側に設けられた共振器電極23Bは、後述のバンプ26を用いてランド19に接続され、スルーホール20を介してグランド電極4に接続されている。
- [0040] 24、25は誘電体基板22の裏面に設けられた励振電極で、該励振電極24、25は、例えば共振器電極23Bを挟んで略対称な位置に配置され、共振器電極23Bと同じ

導電性薄膜を用いて共振器電極23Bと一緒にスパッタ、蒸着等によって形成される。また、励振電極24, 25は、共振器電極23Bと離間した状態で共振器電極23Bの外周に沿って円弧状に延びる結合部24A, 25Aと、該結合部24A, 25Aの中央から誘電体基板22の外縁に向けて延びる接続部24B, 25Bとによって構成され、全体として略T字状をなしている。

[0041] そして、励振電極24の接続部24Bは、後述のバンプ26を用いて発振回路部2のマイクロストリップ線路5に接続され、励振電極25の接続部25Bは、バンプ26を用いて周波数制御回路部15のマイクロストリップ線路16に接続されている。

[0042] 26は発振回路基板1と誘電体基板22を接着するバンプで、該バンプ26は、例えば金等の導電性金属材料を用いて形成され、誘電体共振器チップ21を発振回路基板1に接着している。具体的には、バンプ26はランド19、マイクロストリップ線路5, 16の接続部5A, 16Aに予め付着され、この状態で誘電体共振器チップ21を発振回路基板1に載置してフリップチップボンディングすることによって、バンプ26は押圧されるものである。そして、バンプ26は、ランド19をTM010モード共振器23の共振器電極23Bに接続すると共に、マイクロストリップ線路5, 16の接続部5A, 16Aを励振電極24, 25に接続している。

[0043] 本実施の形態による発振器装置は上述の如き構成を有するもので、次にその作動について説明する。

[0044] 電源端子1Aに駆動電圧が印加されると、FET3のゲート端子Gには、誘電体共振器チップ21 (TM010モード共振器23) の共振周波数に応じた信号が入力される。これにより、発振回路部2と誘電体共振器チップ21とは帯域反射型発振回路を構成するから、FET3は、TM010モード共振器23の共振周波数に応じた信号を増幅し、出力端子1Bを通じて外部に向けて出力する。

[0045] また、誘電体共振器チップ21には可変容量ダイオード17からなる周波数制御回路部15が接続されているから、制御入力端子1Cに印加する制御電圧の値に応じて、誘電体共振器チップ21の共振周波数を可変に設定することができる。これにより、発振器装置全体は電圧制御発振器(VCO)として機能する。

[0046] ここで、一般に、TM010モード共振器とTE010モード共振器とで無負荷Q (Q_0) を

比較すると、TE010モード共振器の方が高い値を示し、無負荷Qが良いことが知られている(表1中の Q_0)。しかし、本実施の形態のように、共振器と発振回路部2とによって多層構造をなす反作用型の共振回路を構成した場合には、無負荷Qが共振器単体のときに比べて劣化するから、必ずしもTE010モード共振器の方が良いとは限らない。そこで、TM010モード共振器とTE010モード共振器とを用いて本実施の形態のように反作用型の共振回路を構成し、それぞれの特性を比較した。その結果を表1に示す。

[0047] [表1]

	TM010モード共振器	TE010モード共振器
共振周波数	38.031GHz	38.203GHz
反射損失(RL)	1.9dB	2.6dB
負荷Q(Q_L)	102	132
外部Q(Q_e)	127	178
共振器単体の無負荷Q(Q_0)	728	1200
劣化後の無負荷Q(Q_0')	524	510

[0048] この結果、本実施の形態のようにTM010モード共振器23を用いた場合の方が、TE010モード共振器を用いた場合に比べて、強い結合をとったときでも無負荷Qの劣化を小さくできることが分かる。このため、本実施の形態による発振器装置では、TM010モード共振器23による反射損失を小さくすることができるから、高い発振出力を得ることができる。また、TM010モード共振器23の無負荷Qを大きく劣化させずに強い結合を実現することができるから、広帯域変調が可能な電圧制御発振器を提供することができる。

[0049] また、図8および図9に示す軸対称2次元の計算モデルに対して有限要素法(FEM)を用いて誘電体基板22の内部、発振回路基板1の内部および空気層のそれぞれについて電気エネルギー集中度を計算した。この結果を図10に示す。

[0050] なお、図10の結果は、誘電体基板22の厚さ寸法 T_1 を0.3mm、円形状をなす誘電体基板22の外径寸法 D_1 を1.4mm、発振回路基板1の厚さ寸法 T_2 を0.2mm、円形状をなす発振回路基板1の外径寸法 D_2 を1.7mm、共振器電極23A、23Bの

外径寸法D3を0.8mm、ランド19の外径寸法D4を0.6mm、スルーホール20の内径寸法D5を0.4mmとして計算したものである。また、共振器電極23A、23B、ランド19等の厚さ寸法は無視($0\mu\text{m}$)し、誘電体共振器チップ21の表面側には0.3mmの離間寸法hだけ離間した位置に導電性のカバー27を設けるものとした。

[0051] 図10の結果より、誘電体基板22と発振回路基板1との間のギャップ δ が $20\mu\text{m}$ 以上で、誘電体基板22内の電気エネルギー集中度は非常に高く(90%以上)となり、誘電体共振器チップ21はエネルギー閉じ込め性が高いことが分かる。また、ギャップ δ が $30\sim 50\mu\text{m}$ の範囲では、共振周波数の変動率は0.1%程度となり、非常に共振周波数が安定した特性となることが分かる。このため、本実施の形態では、発振回路基板1に誘電体共振器チップ21をバンプ26を用いて実装(バンプ実装)するときに、バンプ26の高さ寸法(厚さ寸法)が $30\sim 50\mu\text{m}$ の範囲でばらついたとしても、共振周波数のばらつきが少なく、量産性に優れた発振器装置を得ることができる。

[0052] さらに、実際に発振回路基板1をアルミナ材料を用いて形成すると共に、該発振回路基板1に38GHz帯の誘電体共振器チップ21を実装した発振器装置を形成した。
そして、この発振器装置の誘電体共振器チップ21を導電性のカバー(図示せず)で覆った場合とカバーを省いた場合とについて、反射損失(RL)を実際に測定した。この結果を図11および図12に示す。

[0053] なお、図11および図12の結果は、発振回路基板1の厚さ寸法を0.2mmとし、誘電体基板22の厚さ寸法を0.4mmとして測定した。このとき、誘電体基板22は $2.5\text{mm}\times 2.5\text{mm}$ の正形状とし、その比誘電率 ϵ_r は24とした。また、カバーで覆った場合には、誘電体基板22の表面とカバーとの間の空間高さは0.6mmとし、カバーは $3\text{mm}\times 3\text{mm}$ の正方形の箱形状に形成した。

[0054] 図11および図12の結果より、TM010モードの共振特性(共振周波数、反射損失)は、カバーの有無でほとんど特性が変化しておらず、共振周波数の変動率は0.1%以下であることが分かる。これは、本実施の形態によるTM010モード共振器23では、誘電体基板22内に電気エネルギー(電界E、磁界H)が集中し、外部への漏洩が少ないからである(図3参照)。即ち、電界Eは、誘電体基板22の厚さ方向に延びて共振器電極23A、23B間に集中するのに加え、磁界Hは、共振器電極23A、23Bの

中心位置に対して同心円状に形成されると共に、誘電体基板22の端面(開放端)と空気との境界で反射され、外部への漏洩が少ないからである。

[0055] ここで、従来技術のようにTE010モード共振器を用いた場合には、磁界が誘電体基板の厚さ方向(高さ方向)に形成されると共に、この磁界が誘電体基板の外部に漏洩する。このため、TE010モード共振器では磁界を通じてカバーの影響を受け易く、共振周波数の変動率が大きくなり易い傾向がある。

[0056] これに対し、本実施の形態では、TM010モード共振器23からなる誘電体共振器チップ21を用いるから、TE010モード共振器を用いた場合に比べて、カバーの有無による共振特性の変動を小さくすることができる。この結果、誘電体共振器チップ21を覆うカバーを設ける必要がないから、共振器装置のパッケージを簡易化することができ、生産性を高めることができる。

[0057] なお、図11に示すように、高次モードのTM210モードはカバーの有無に応じて共振特性が大きく変動する。このため、本実施の形態では、基本モードのTM010モードを用いたときに、有効な特性が得られるものである。

[0058] かくして、本実施の形態では、TM010モード共振器23と励振電極24、25とはいずれも誘電体基板22に設けたから、例えば励振電極24、25を発振回路基板1に設けた場合に比べて、TM010モード共振器23と励振電極24、25との間の結合量のばらつきを少なくすることができ、発振器装置毎の特性をほぼ一定に維持することができる。また、誘電体共振器チップ21は、TM010モード共振器23と励振電極24、25とによって構成されるため、誘電体基板22から周波数制御回路や終端抵抗を省くことができ、高価な高い誘電率をもった誘電体基板22を小型化することができる。従って、特性ばらつきの低減によって発振器装置の量産性を高めることができると共に、小型の誘電体基板22を用いることによって製造コストを低減することができる。

[0059] また、誘電体基板22の裏面に設けた共振器電極23Bは発振回路基板1の表面に設けられたランド19に接続すると共に、該ランド19は発振回路基板1を貫通して設けられたスルーホール20を通じてマイクロストリップ線路5、16のグランド電極4と接続する構成としたから、TM010モード共振器23の発振回路基板1側(誘電体基板22の裏面側)ではキャビティ空間が不要になる。このため、発振器装置の構造を簡略化

して製造コストを低減できると共に、装置全体を低背化することができる。

- [0060] また、TM010モード共振器23の発振回路基板1と反対側(誘電体基板22の表面側)でも、TE010モード共振器を用いた場合に比べて磁界の放射が少なく、キャビティの高さ寸法に対する周波数感度が低いから、導電性のカバーを用いてキャビティを形成する必要がない。この結果、共振器装置全体の高さ寸法を小さくすることができると共に、共振器装置の構造(パッケージ構造)を簡略化することができ、量産性の向上や製造コストの低減を図ることができる。
- [0061] また、TM010モード共振器23の共振器電極23Bとランド19とは金等のバンプ26を用いて接続したから、共振器電極23Bとランド19との間を導電ペーストを用いて接続した場合に比べて、接着後に誘電体共振器チップ21が変位し難く、位置精度の高い接着が可能となる。また、従来技術のように、共振器電極23Bとランド19との間をリボン、ワイヤ等を用いて接続した場合にはリボン等のインダクタ成分によってTM010モード共振器23の共振特性がばらつき易いのに対し、本実施の形態ではバンプ26を用いて接続するから、バンプ26の高さ寸法が例えば30〜50 μ mの範囲で変動しても、共振周波数等の特性をほぼ一定値に保持することができる。このため、誘電体共振器チップ21の実装に伴う特性ばらつきを低減でき、共振器装置の量産性を高めることができる。
- [0062] さらに、発振回路基板1には発振周波数(共振周波数)を制御するための周波数制御回路部15を設け、該周波数制御回路部15とTM010モード共振器23とは誘電体基板22に設けた他の励振電極25を通じて接続する構成としたから、本実施の形態のようにTM010モード共振器23を用いて反作用型の共振回路を構成した場合には、TE010モード共振器を用いた場合に比べて無負荷Q(Q_0)の劣化を小さくすることができる。このため、TM010モード共振器23による反射損失が小さいから、高い発振出力が期待できる。また、TM010モード共振器23の無負荷Qを大きく劣化させずにTM010モード共振器23と周波数制御回路部15との間で強い結合をとることができるから、周波数制御回路部15を用いて広帯域変調が可能な電圧制御発振器を構成することができる。
- [0063] なお、前記第1の実施の形態では、TM010モード共振器23の共振器電極23A、

23Bと励振電極24, 25は離間して設け、これらの間は隙間を介して結合する構成とした。しかし、本発明はこれに限らず、例えば図13および図14に示す第1の変形例のように、共振器電極23B' と励振電極24' , 25' との間には隙間を形成せずに直接接続する構成としてもよい。この場合、発振回路基板内に電磁界が形成されるのを防ぐために、発振回路基板のうち共振器電極23B' と対向する部位には円形穴を設ける。また、共振器電極23A' はリボン、ワイヤ、スルーホール等を用いてグランドに接続されるものである。

[0064] また、前記第1の実施の形態では、発振回路基板1に設ける伝送線路としてマイクロストリップ線路5, 16を用いる構成とした。しかし、本発明はこれに限らず、例えば発振回路基板1の裏面にグランド電極が形成されたグランデッドコプレーナ線路を用いる構成としてもよい。

[0065] さらに、前記第1の実施の形態では、TM010モード共振器23の共振器電極23A, 23Bはいずれも円形状に形成するものとしたが、少なくともいずれか一方が円形状であれば足りるものである。このため、例えば図15および図16に示す第2の変形例のように、誘電体基板22の表面には円形状の共振器電極31Aを設けるものの、誘電体基板22の裏面には略全面を覆う共振器電極31Bを設けてTM010モード共振器31を構成してもよい。

[0066] この場合、TM010モード共振器31を例えばコプレーナ線路やグランデッドコプレーナ線路に接続するときには、共振器電極31Bに帯状の切欠き部32を設け、該切欠き部32内にコプレーナ線路等の信号線に接続される励振電極33を形成すると共に、共振器電極31Bはグランドに接続するものである。これにより、誘電体基板22の裏面に設けられた共振器電極31Bを発振回路基板の表面に設けられたコプレーナ線路等のグランド電極に接続することができるから、TM010モード共振器31の誘電体基板22の裏面側にはキャビティ空間を設ける必要がなくなる。また、誘電体基板22の表面側も、カバーの有無に対する共振周波数の感度が低いから、導電性のカバーを用いてキャビティを形成する必要がない。この結果、共振器装置全体の高さ寸法を小さくすることができると共に、共振器装置の構造を簡略化することができ、量産性の向上や製造コストの低減を図ることができる。

- [0067] 次に、図17は本発明の第2の実施の形態を示し、本実施の形態の特徴は、発振器装置を用いて送受信装置としての通信機装置を構成したことにある。
- [0068] 41は本実施の形態による通信機装置で、該通信機装置41は、例えば信号処理回路42と、信号処理回路42に接続され高周波の信号を出力または入力する高周波モジュール43と、該高周波モジュール43に接続して設けられアンテナ共用器44(デュプレクサ)を介して高周波の信号を送信または受信するアンテナ45とによって構成されている。
- [0069] そして、高周波モジュール43は、信号処理回路42の出力側とアンテナ共用器44との間に接続された帯域通過フィルタ46、増幅器47、ミキサ48、帯域通過フィルタ49、電力増幅器50によって送信側が構成されると共に、アンテナ共用器44と信号処理回路42の入力側に接続された帯域通過フィルタ51、低雑音増幅器52、ミキサ53、帯域通過フィルタ54、増幅器55によって受信側が構成されている。そして、ミキサ48、53には例えば第1の実施の形態のように構成された発振器装置56が接続されている。
- [0070] 本実施の形態による通信機装置は上述の如き構成を有するもので、次にその作動について説明する。
- [0071] まず、送信時には、信号処理回路42から出力された中間周波信号(IF信号)は、帯域通過フィルタ46で不要な信号が除去された後、増幅器47によって増幅されてミキサ48に入力される。このとき、ミキサ48は、この中間周波信号と発振器装置56からの搬送波とを掛け合わせて高周波信号(RF信号)にアップコンバートする。そして、ミキサ48から出力された高周波信号は、帯域通過フィルタ49で不要な信号が除去された後、電力増幅器50によって送信電力に増幅された後、アンテナ共用器44を介してアンテナ45から送信される。
- [0072] 一方、受信時には、アンテナ45から受信された高周波信号は、アンテナ共用器44を介して帯域通過フィルタ51に入力される。これにより、高周波信号は、帯域通過フィルタ51で不要な信号が除去された後、低雑音増幅器52によって増幅されてミキサ53に入力される。このとき、ミキサ53は、この高周波信号と発振器装置56からの搬送波とを掛け合わせて中間周波信号にダウンコンバートする。そして、ミキサ53から出

力された中間周波信号は、帯域通過フィルタ54で不要な信号が除去され、増幅器55によって増幅された後、信号処理回路42に入力される。

[0073] かくして、本実施の形態によれば、高出力、広帯域変調が可能な発振器装置56を用いて通信機装置を構成できるから、広帯域に亘って使用可能な通信機装置を構成できると共に、小型で量産性に優れた発振器装置56を用いるから通信機装置を小型化できると共に、その製造コストを低減することができる。

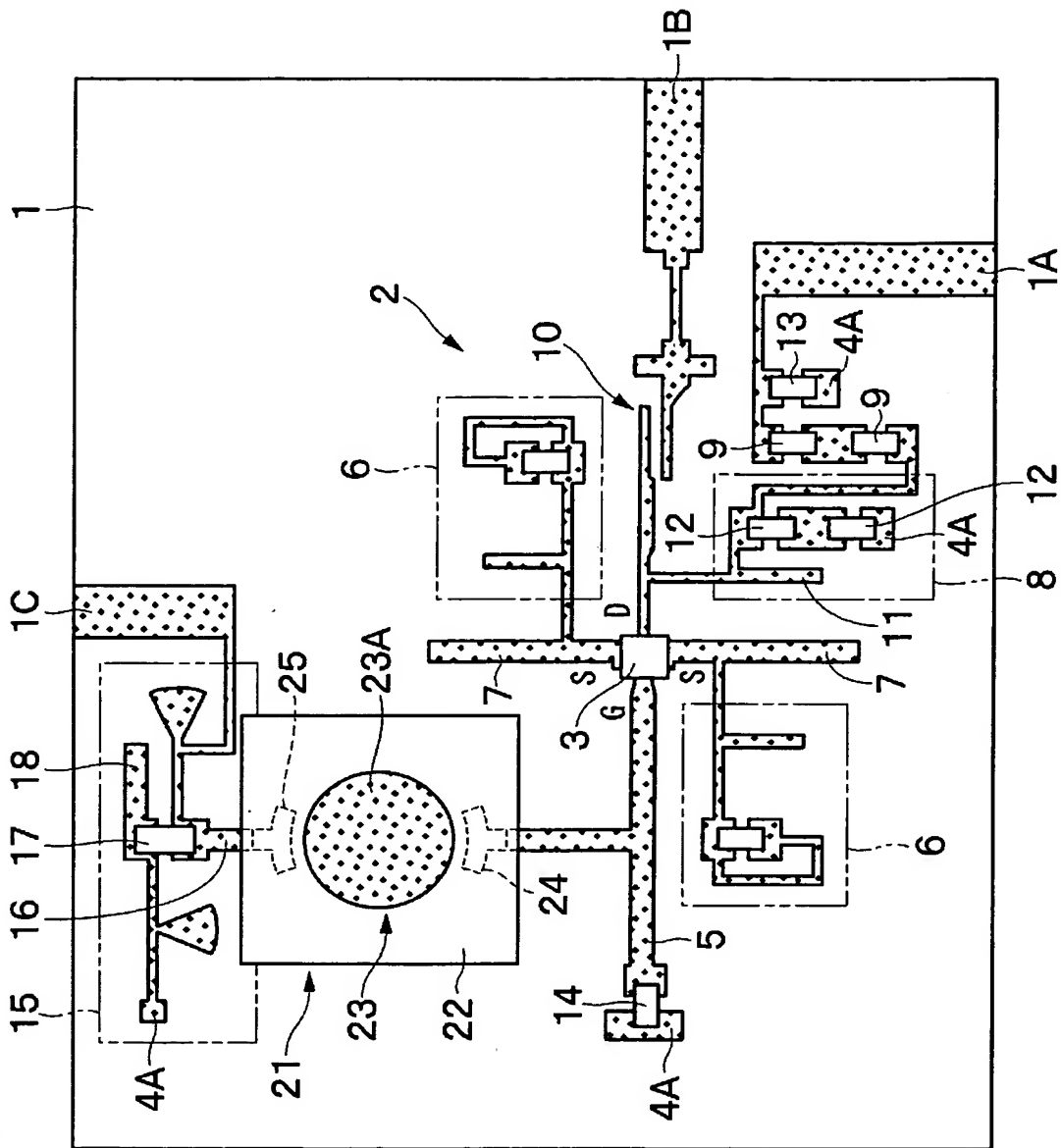
[0074] なお、前記第2の実施の形態では、本発明による発振器装置56を通信機装置41に適用した場合を例を挙げて説明したが、例えばレーダ装置等に適用してもよい。

請求の範囲

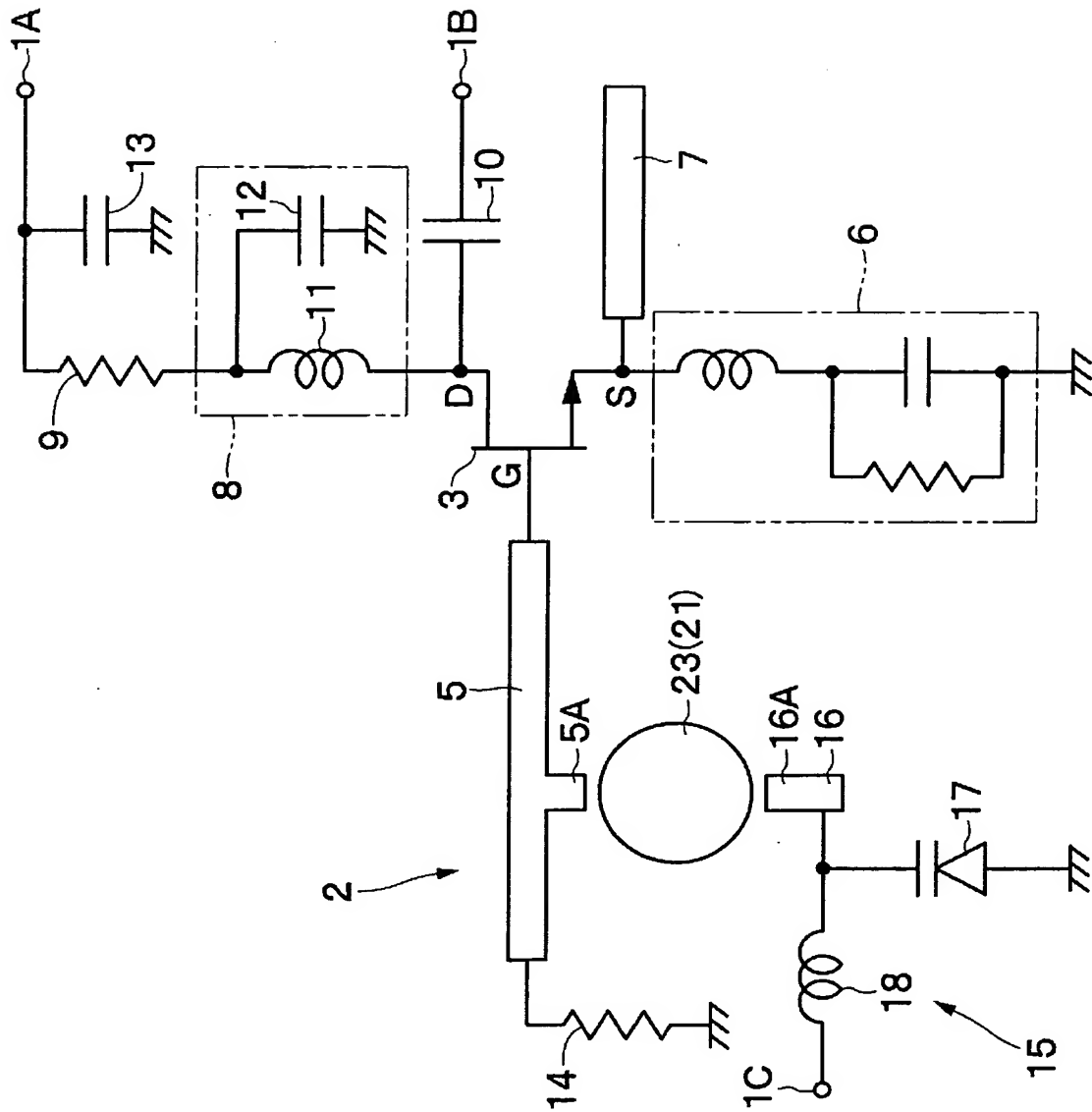
- [1] 発振回路基板と、該発振回路基板に設けられ所定の発振周波数の信号を発振する発振回路部と、前記発振周波数を設定する誘電体共振器部とからなる発振器装置において、
- 前記誘電体共振器部は、前記発振回路基板の表面に積み重ねて設けられた誘電体基板と、該誘電体基板の両面に設けられた電極からなり少なくとも一方の電極が円形状をなすTM010モード共振器と、前記誘電体基板に設けられ前記発振回路部に接続され該TM010モード共振器と結合する励振電極とによって構成したことを特徴とする発振器装置。
- [2] 前記発振回路部は、前記発振回路基板の裏面にグランド電極が設けられた伝送線路を有し、
- 前記TM010モード共振器の2つの電極のうち誘電体基板の裏面に設けられた電極は前記発振回路基板の表面に設けられたランドに接続され、該ランドは前記発振回路基板を貫通して設けられたスルーホールを通じて前記伝送線路のグランド電極に接続される構成としてなる請求項1に記載の発振器装置。
- [3] 前記TM010モード共振器の2つの電極のうち誘電体基板の裏面に設けられた電極と前記ランドとはバンプを用いて接続する構成としてなる請求項2に記載の発振器装置。
- [4] 前記発振回路部は、前記発振回路基板の表面にグランド電極が設けられた伝送線路を有し、
- 前記TM010モード共振器の2つの電極のうち誘電体基板の裏面に設けられた電極は前記発振回路基板の表面に設けられた前記伝送線路のグランド電極に接続される構成としてなる請求項1に記載の発振器装置。
- [5] 前記発振回路基板には前記発振周波数を制御するための周波数制御回路部を設け、
- 前記誘電体基板には前記TM010モード共振器と結合する他の励振電極を設け、該他の励振電極は前記周波数制御回路部に接続する構成としてなる請求項1, 2, 3または4に記載の発振器装置。

- [6] 請求項1ないし5のいずれかに記載の発振器装置を用いた送受信装置。

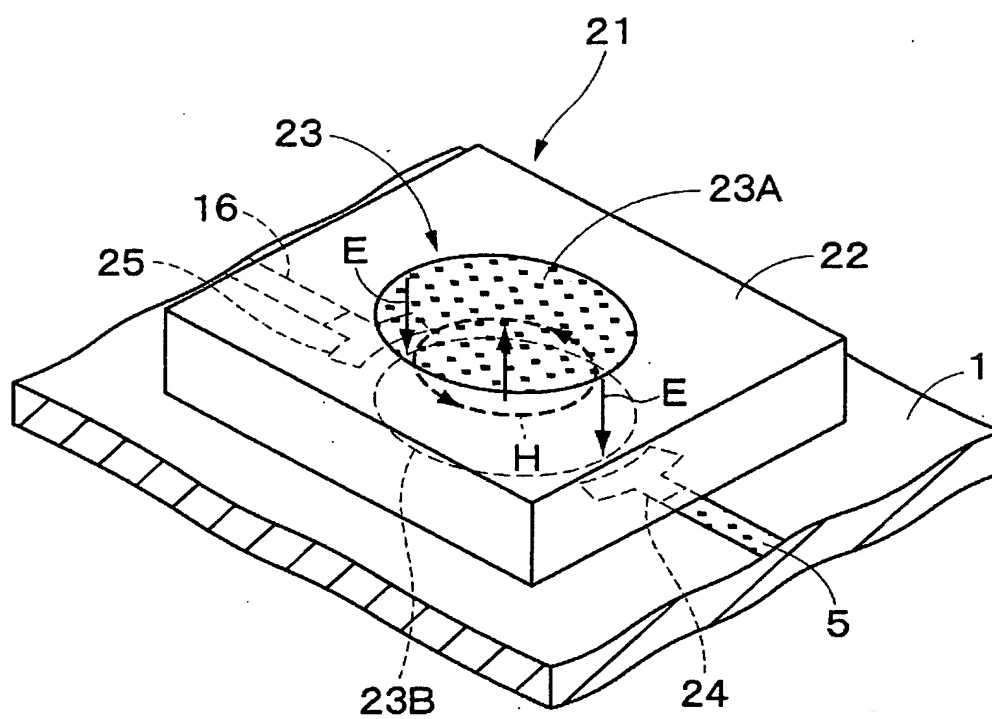
[図1]



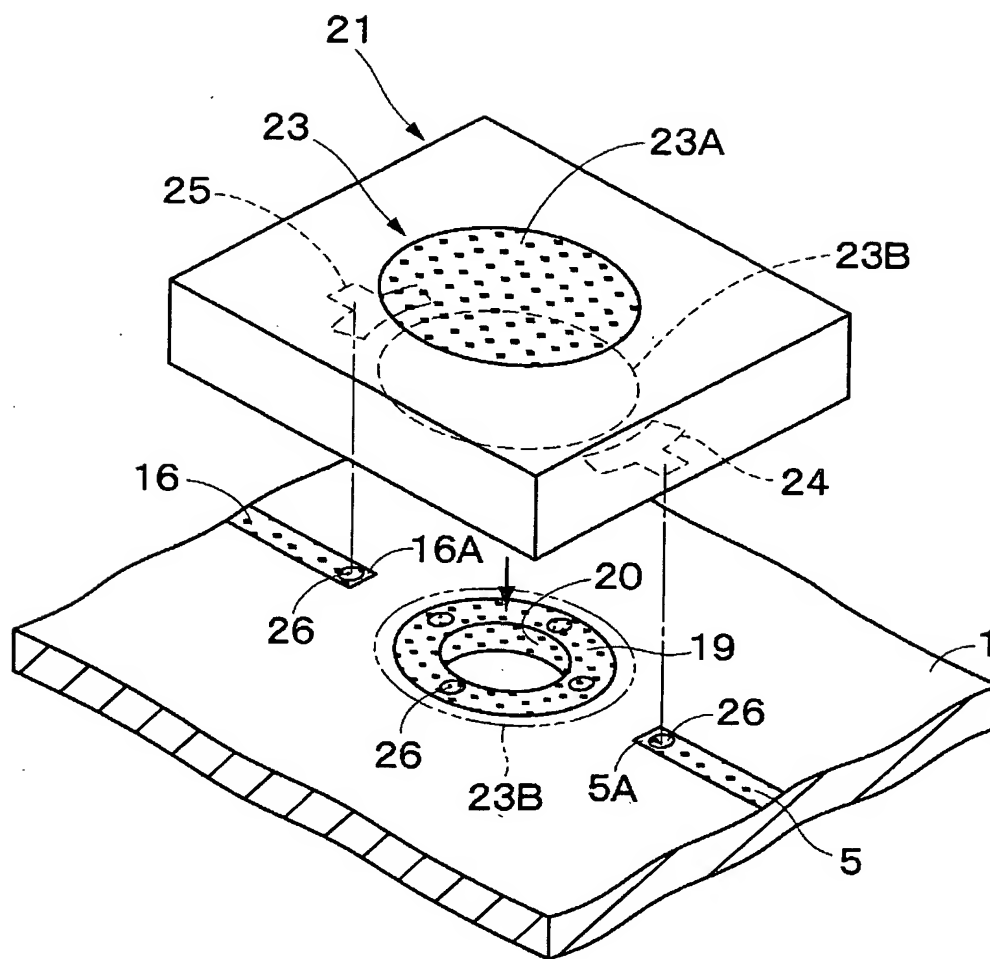
[図2]



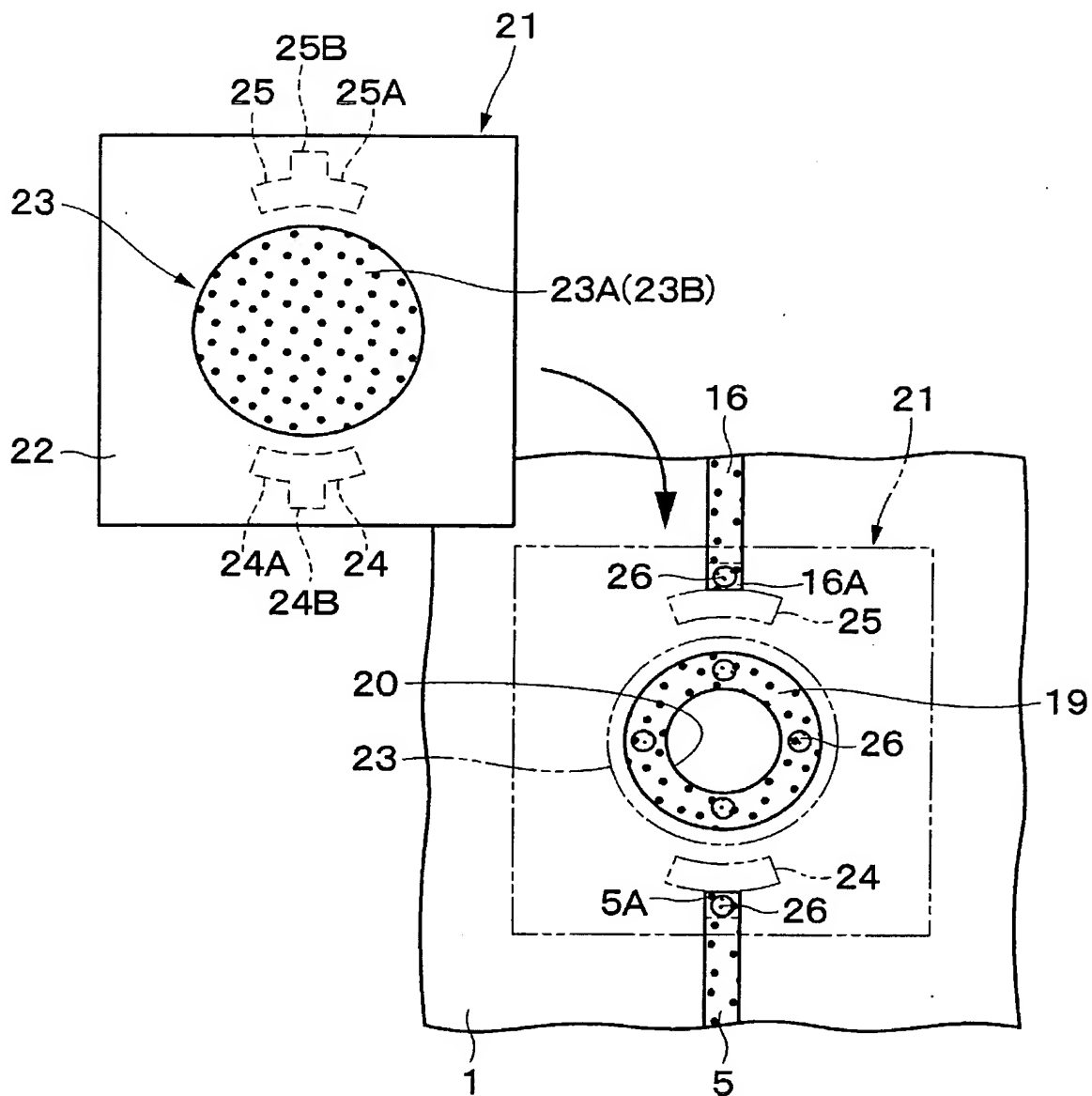
[図3]



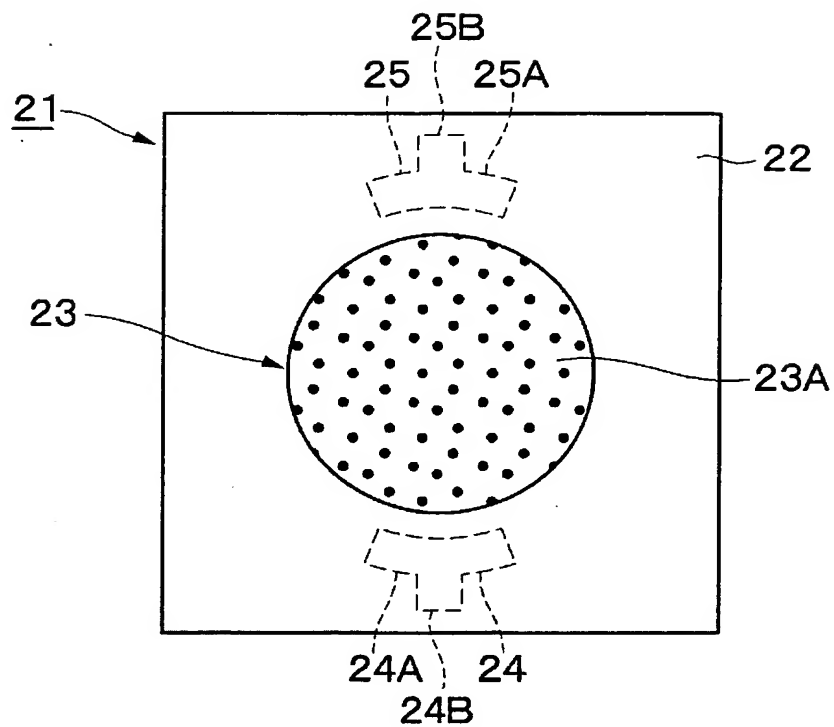
[図4]



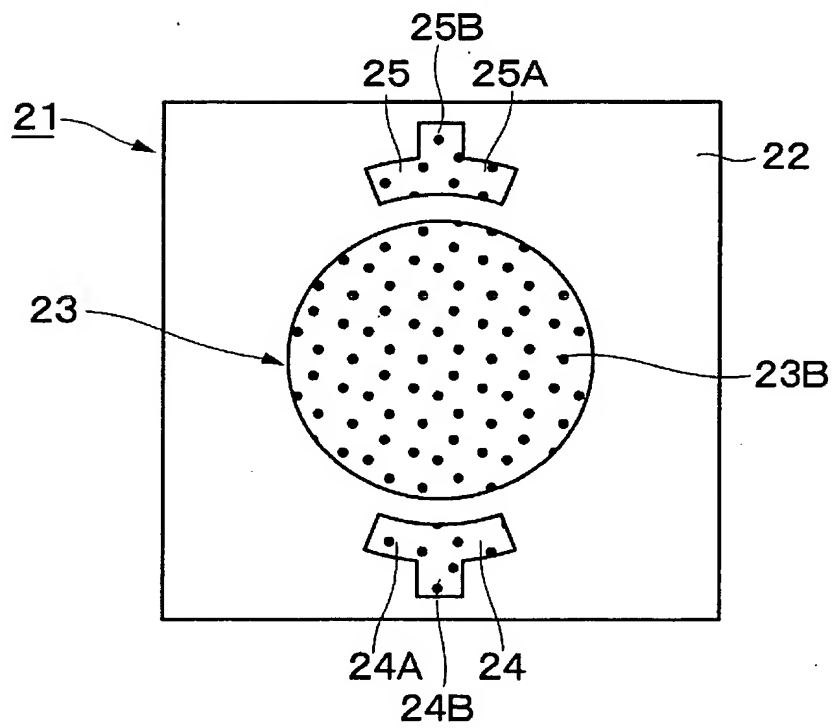
[図5]



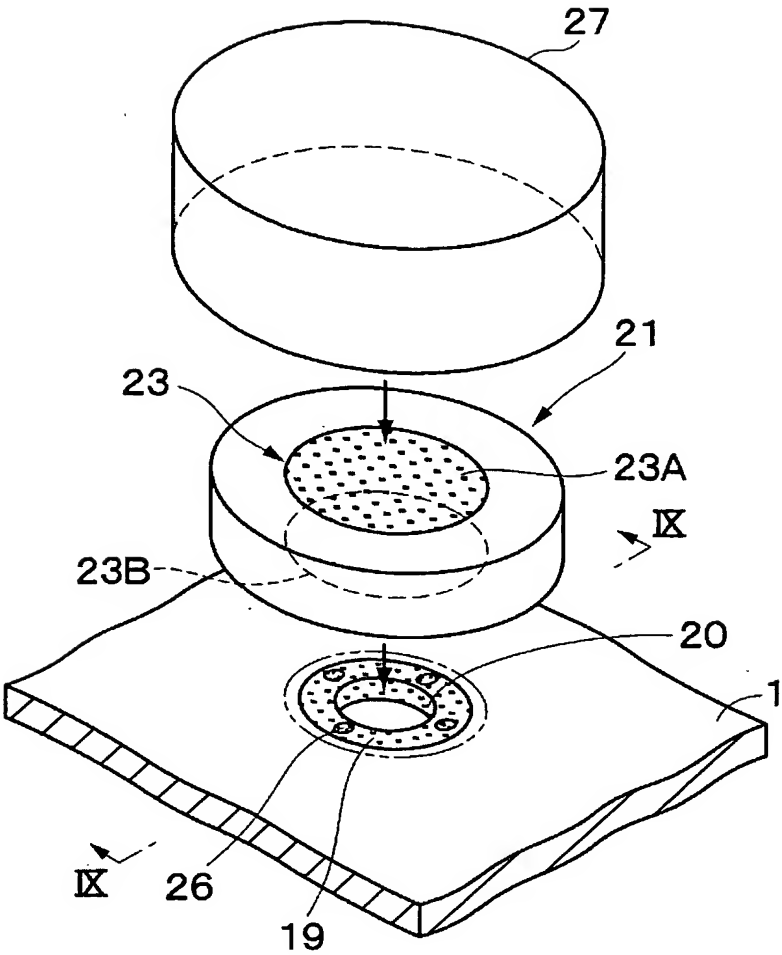
[図6]



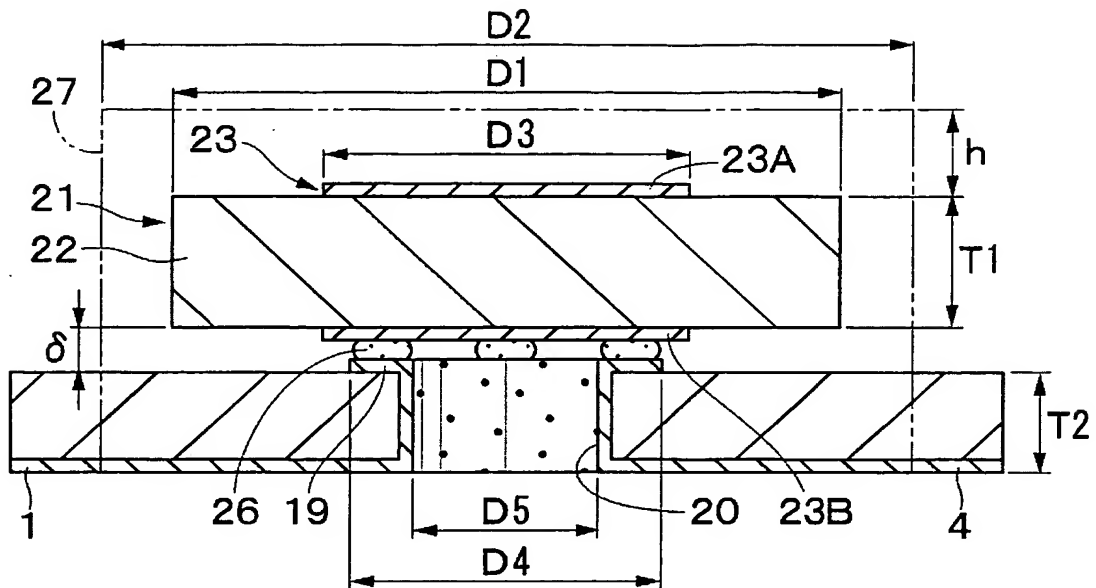
[図7]



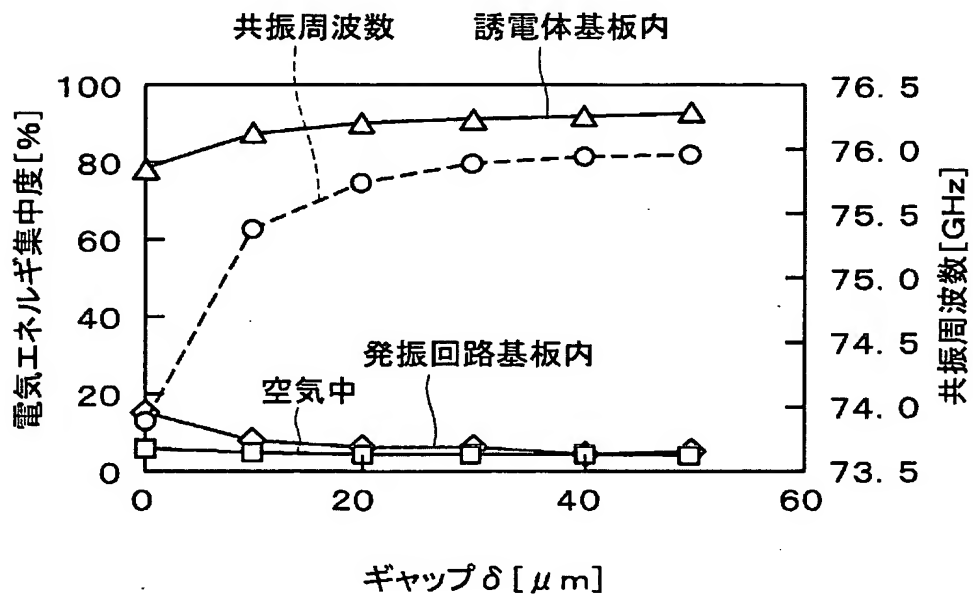
[図8]



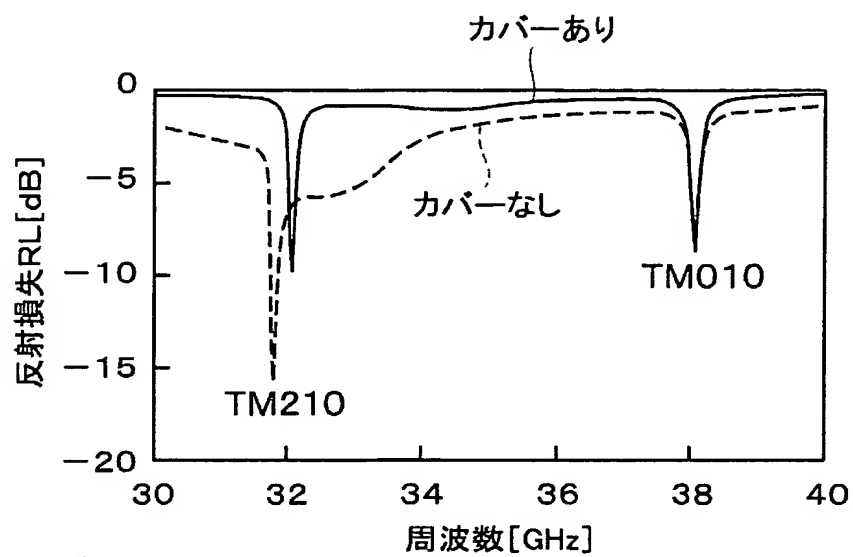
[図9]



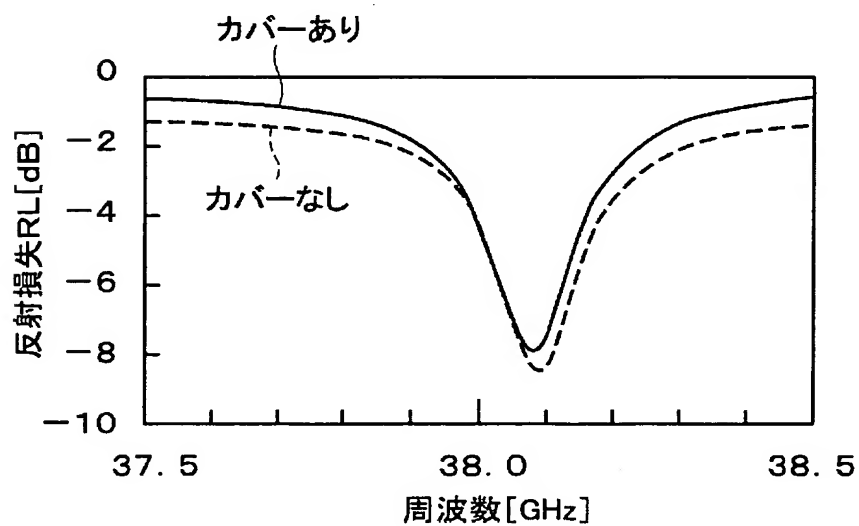
[図10]



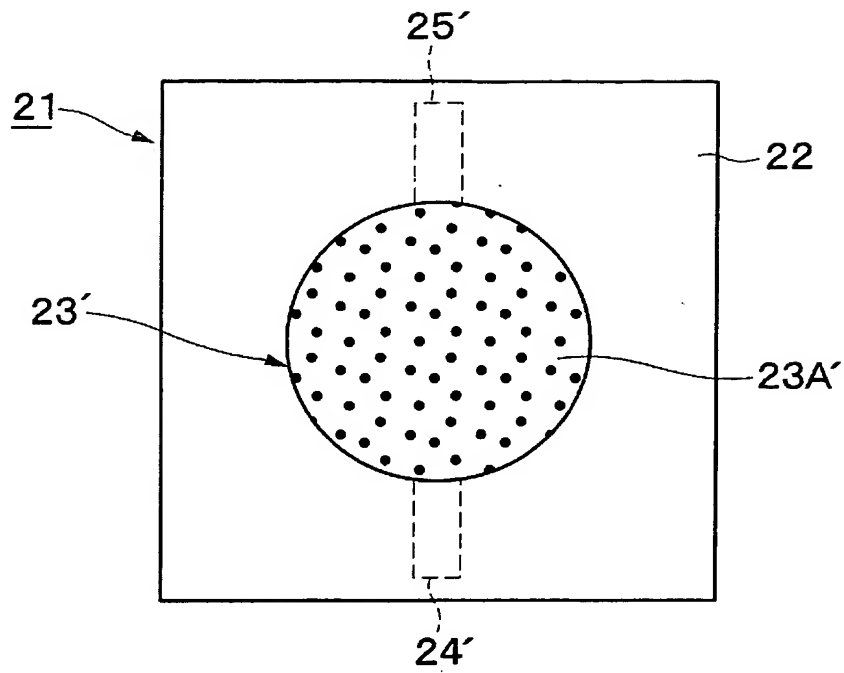
[図11]



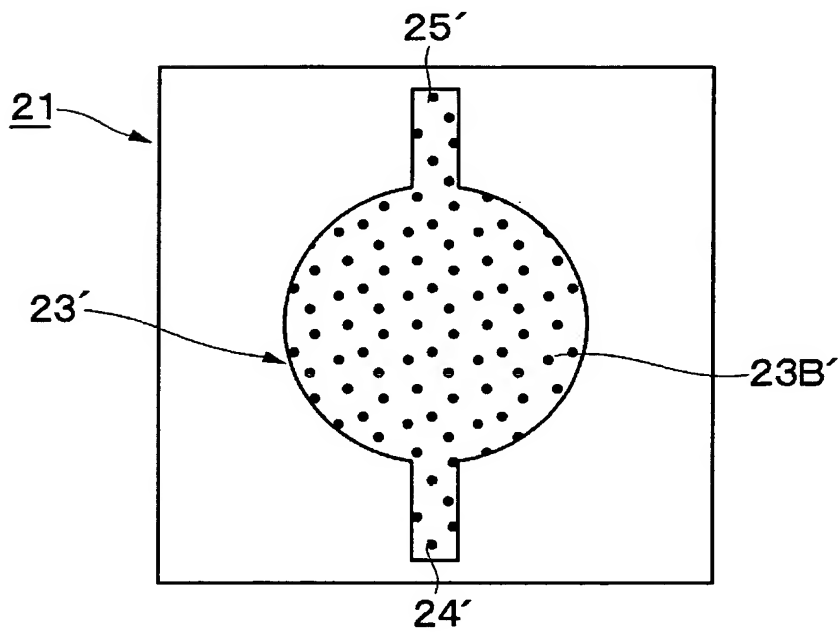
[図12]



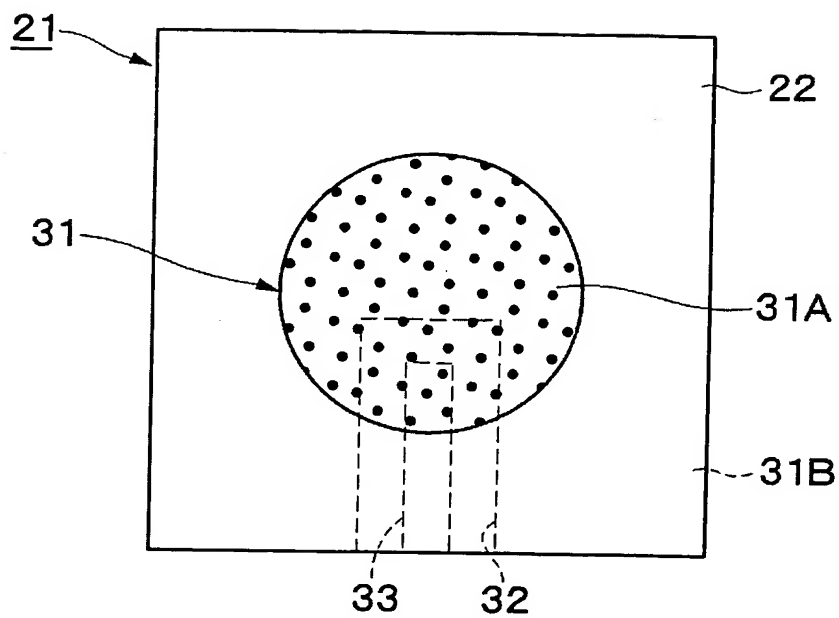
[図13]



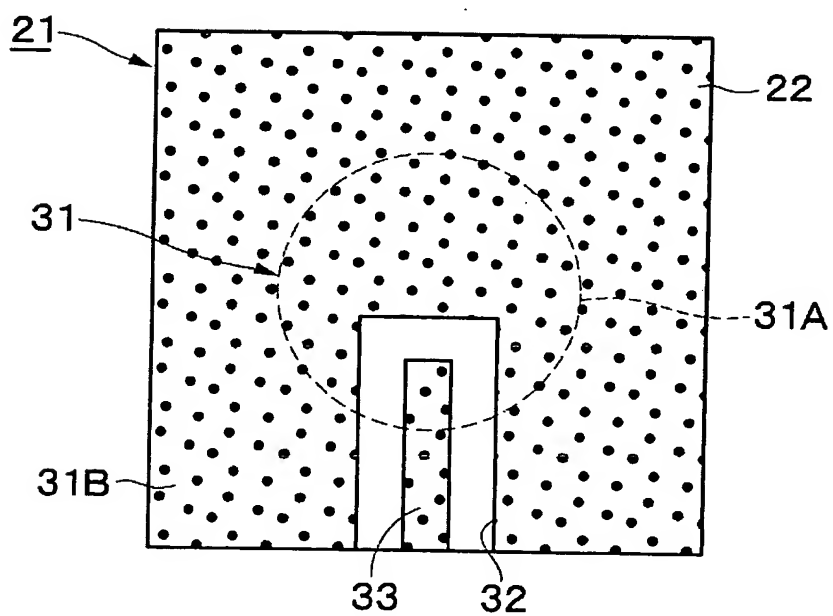
[図14]



[図15]



[図16]



[図17]

